

(11)Publication number : 2002-217417

(43)Date of publication of application : 02.08.2002

(51)Int.Cl.

H01L 29/786
G02F 1/1368
G09F 9/30
H01L 27/12
H01L 21/336

(21)Application number : 2001-005545

(71)Applicant : SEIKO EPSON CORP

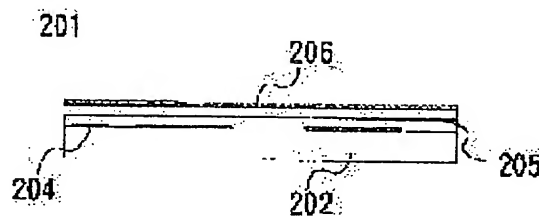
(22)Date of filing : 12.01.2001

(72)Inventor : KAWADA HIROTAKA

(54) ELECTRO-OPTICAL DEVICE BOARD, ELECTRO-OPTICAL DEVICE, AND ELECTRONIC APPARATUS**(57)Abstract:**

PROBLEM TO BE SOLVED: To prevent OSF from being introduced into an electro-optical device board formed on a semiconductor layer, provided on the surface of an insulator layer in a thermal oxidation process, so as to provide an electro-optical device of high reliability.

SOLUTION: A single-crystal semiconductor layer with a crystal plane inclined by ± 1.0 degree higher than on the basis of {100} plane is pasted on an insulation layer formed on a support board. For instance, {111} plane or {511} plane tends to be harder to introduce OSF than {100} plane, so that an electro-optical device board of high reliability can be obtained.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the substrate for electro-optic devices characterized by being the crystal face with the inclination to which it is the substrate constituted by the support substrate, the insulator layer formed on said support substrate, and the single crystal half conductor layer formed on this insulator layer, and the front face of the above-mentioned single crystal half conductor layer exceeded ± 1.0 degrees from {100} sides.

[Claim 2] It is the substrate for electro-optic devices which is a substrate constituted by the support substrate, the insulator layer formed on said support substrate, and the single crystal half conductor layer formed on this insulator layer, and is characterized by the front faces of the above-mentioned single crystal half conductor layer being {111} sides and the crystal face with the inclination of less than ± 1.0 degrees.

[Claim 3] It is the substrate for electro-optic devices which is a substrate constituted by the support substrate, the insulator layer formed on said support substrate, and the single crystal half conductor layer formed on this insulator layer, and is characterized by the front faces of the above-mentioned single crystal half conductor layer being {511} sides and the crystal face with the inclination of less than ± 1.0 degrees.

[Claim 4] The substrate for electro-optic devices characterized by said support substrate being a single crystal silicon substrate in the substrate for electro-optic devices according to claim 1 to 3.

[Claim 5] The substrate for electro-optic devices characterized by said support substrate being a quartz substrate in the substrate for electro-optic devices according to claim 1 to 3.

[Claim 6] It is the substrate for electro-optic devices characterized by to be the crystal face with the inclination to which it is the substrate constituted by the light-transmission nature support substrate, the protection-from-light layer by which patterning was carried out on said light-transmission nature support substrate, the insulator layer formed on this protection-from-light layer, and the single crystal half conductor layer formed on this insulator layer, and the front face of the above-mentioned single crystal half conductor layer exceeded ± 1.0 degrees from {100} sides.

[Claim 7] It is the substrate for electro-optic devices which is a substrate constituted by the light transmission nature support substrate, the protection-from-light layer by which patterning was carried out on said light transmission nature support substrate, the insulator layer formed on this protection-from-light layer, and the single crystal half conductor layer formed on this insulator layer, and is characterized by for the front faces of the above-mentioned single crystal half conductor layer to be {111} sides and the crystal face with the inclination of less than ± 1.0 degrees.

[Claim 8] It is the substrate for electro-optic devices which is a substrate constituted by the light transmission nature support substrate, the protection-from-light layer by which patterning was carried out on said light transmission nature support substrate, the insulator layer formed on

this protection-from-light layer, and the single crystal half conductor layer formed on this insulator layer, and is characterized by for the front faces of the above-mentioned single crystal half conductor layer to be {511} sides and the crystal face with the inclination of less than ≈ 1.0 degrees.

[Claim 9] The substrate for electro-optic devices characterized by said light transmission nature substrate being a quartz in the substrate for electro-optic devices according to claim 6 to 8.

[Claim 10] The substrate for electro-optic devices characterized by said protection-from-light layer being the silicon compound of a refractory metal or a refractory metal in the substrate for electro-optic devices according to claim 6 to 9.

[Claim 11] The substrate for electro-optic devices characterized by said semi-conductor layer being silicon in the substrate for electro-optic devices according to claim 1 to 10.

[Claim 12] In the substrate for electro-optic devices according to claim 1 to 11 The pixel transistor connected to two or more scanning lines, two or more data lines which intersect said two or more scanning lines, and said each scanning line and said each data line, The pixel electrode connected to said pixel transistor, The electro-optic device characterized by being the electro-optic device which has a circumference circuit containing the drive transistor for operating said pixel transistor, and the thickness of said pixel transistor section formed in said semi-conductor layer being 100nm or less.

[Claim 13] The pixel electrode which is a substrate for electro-optic devices according to claim 1 to 11, and was formed in the upper part of said semi-conductor layer, Are the electro-optic device which has a circumference circuit containing the pixel transistor connected to said pixel electrode, and the drive transistor for operating said pixel transistor, and an organic thin film is formed on said pixel electrode. The electro-optic device characterized by taking out light by forming a counterelectrode on said organic thin film, and injecting a current into said organic thin film with said pixel transistor.

[Claim 14] Electronic equipment characterized by providing the light source, the electro-optic device according to claim 1 to 12 which incidence of the light by which outgoing radiation is carried out from said light source is carried out, and performs the modulation corresponding to image information, and the delivery system which projects the light modulated by said electro-optic device.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the substrate for electro-optic devices which prevented the oxidation induction stacking fault (Oxidation induced Stacking Fault;OSF), and electronic equipment in the MIS transistor formed in the semi-conductor layer on an insulator layer.

[0002]

[Description of the Prior Art] It has advantages, such as improvement in the speed of a component, and low-power-izing, high integration, and the SOI (Silicon On Insulator) technique which forms on an insulator the semi-conductor layer which consists of a single-crystal-silicon layer, and forms semiconductor devices, such as a transistor, in the semi-conductor layer can be applied to electro-optic devices, such as liquid crystal equipment.

[0003] When applying a SOI technique to such an electro-optic device, a single crystal silicon substrate is stuck on a light transmission nature substrate, the single-crystal-silicon layer of a thin film is formed by polish etc., and the single-crystal-silicon layer is formed in transistor components, such as MOSFET for for example, a liquid crystal drive.

[0004] By the way, in a common SOI substrate, the substrate whose front faces of a single-crystal-silicon layer are {100} sides is used. This is because high electric field effect mobility can be obtained especially in N-channel MOS FET in an interface with the silicon oxide which is the silicon and gate dielectric film of the important channel section with the device property of MOSFET since there is little interface state density.

[0005]

[Problem(s) to be Solved by the Invention] However, if the {100} sides of single crystal silicon are oxidized thermally at an elevated temperature 900 degrees C or more, the defect often called an oxidation induction stacking fault (OSF) to a wafer front face will occur. Although it depends for an OSF consistency on the effective product-nucleus consistency on the front face of a wafer fundamentally, OSF tends to generate the low {100} sides of nuclear density from other crystal faces. OSF will produce problems, such as a fall of mobility, and a fall of gate pressure-proofing, if this generates to a channel gate oxide-film interface for a crystal defect. Since especially MOSFET used for an electro-optic device etc. has comparatively high supply voltage, gate oxide becomes thick. Therefore, gate oxidation time amount becomes long and there is a problem referred to as that OSF is easy to be introduced.

[0006] Moreover, when applying a SOI technique to an electro-optic device like the light valve of a liquid crystal projector, in order to lessen optical leak, thickness of a silicon layer is made thin, and since dispersion in a component property is made small, on the other hand by MOSFET which forms a circumference circuit, thickness of a silicon layer may be thickened at MOSFET of the picture element part which light passes. A well-known sacrifice oxidation process performs a structure division of silicone film thickness in that case. When such sacrifice oxidation is performed in the silicon layer of {100} sides by hot thermal oxidation of 900 degrees C or more, there is a problem referred to as that OSF is easy to be introduced into the MOSFET section of the pixel which makes especially thickness thin.

[0007] Moreover, {100} sides have the problem referred to as that OSF is further easy to be introduced with the damage part as the starting point by fluoric acid at the time of thermal oxidation in order to tend to receive a damage to fluoric acid.

[0008] This invention was made in view of this situation, and the place made into that purpose is to offer the electronic equipment using the substrate for electro-optic devices which controlled that OSF was introduced by thermal oxidation, and this substrate for electro-optic devices.

[0009]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, this invention offers as follows the substrate for electro-optic devices formed in the semi-conductor layer on an insulator layer.

[0010] That is, it is the substrate constituted by the support substrate, the insulator layer formed on said support substrate, and the single crystal half conductor layer formed on this insulator layer, and is characterized by the front face of the above-mentioned single crystal half conductor layer being the crystal face with the inclination which exceeded ± 1.0 degrees from {100} sides.

[0011] According to the configuration of this invention, in order that a substrate front face may use fields other than {100} sides, the substrate for electro-optic devices with which fluoric acid-proof nature can become high, can prevent installation of OSF at the time of thermal oxidation, and can produce reliable MOSFET is obtained.

[0012] Invention of the 2nd in this case is the substrate constituted by the support substrate,

the insulator layer formed on said support substrate, and the single crystal half conductor layer formed on this insulator layer, and it is characterized by the front faces of the above-mentioned single crystal half conductor layer being {111} sides and the crystal face with the inclination of less than ± 1.0 degrees.

[0013] It not only can prevent installation of OSF at the time of thermal oxidation, but [since {111} sides are used for a substrate front face,] according to the configuration of this invention, since whenever [saturation transfer / of P-channel MOS FET] becomes high, there is an advantage which can acquire the big ON state current.

[0014] Invention of the 3rd in this case is the substrate constituted by the support substrate, the insulator layer formed on said support substrate, and the single crystal half conductor layer formed on this insulator layer, and it is characterized by the front faces of the above-mentioned single crystal half conductor layer being {511} sides and the crystal face with the inclination of less than ± 1.0 degrees.

[0015] According to the configuration of this invention, in order to use {511} sides for a substrate front face, it not only can prevent installation of OSF, but there is effectiveness that the direction homogeneity of a path in the wafer of electric resistance is excellent, at the time of thermal oxidation.

[0016] According to invention of the 4th in this case, in one substrate for electro-optic devices of the 3rd invention from the above 1st, it is desirable for said support substrate to be a single crystal silicon substrate. According to this configuration, since it is the substrate which is easy to come to hand, cost of the whole substrate can be made low. Moreover, an electro-optic device with a high numerical aperture is producible by producing a reflector to a substrate front-face side.

[0017] According to invention of the 5th in this case, in one substrate for electro-optic devices of the 3rd invention from the above 1st, it is desirable for said support substrate to be a quartz substrate. According to this configuration, since a support substrate is transparence, the electro-optic device of a configuration of taking out light from the above-mentioned transparency mold and substrate side is producible.

[0018] The protection-from-light layer to which patterning of the invention of the 6th in this case was carried out on the light transmission nature support substrate and said light transmission nature support substrate, It is the substrate constituted by the insulator layer formed on this protection-from-light layer, and the single crystal half conductor layer formed on this insulator layer, and is characterized by the front face of the above-mentioned single crystal half conductor layer being the crystal face with the inclination which exceeded ± 1.0 degrees from {100} sides.

[0019] According to the configuration of this invention, since a substrate front face uses fields other than {100} sides, it becomes high, and at the time of thermal oxidation, fluoric acid-proof nature can prevent installation of OSF, and can produce reliable MOSFET. Furthermore, since the protection-from-light layer is formed, optical leak of MOSFET by the light which carries out incidence from the front face and the opposite side by the side of the semi-conductor layer of the above-mentioned substrate can be prevented, and the high electro-optic device of display grade is obtained.

[0020] The protection-from-light layer to which patterning of the invention of the 7th in this case was carried out on the light transmission nature support substrate and said light transmission nature support substrate, It is the substrate constituted by the insulator layer formed on this protection-from-light layer, and the single crystal half conductor layer formed on this insulator layer, and is characterized by the front faces of the above-mentioned single crystal half conductor layer being {111} sides and the crystal face with the inclination of less than ± 1.0 degrees.

[0021] It not only can prevent installation of OSF at the time of thermal oxidation, but [since {111} sides are used for a substrate front face according to the configuration of this invention,] since whenever [saturation transfer / of P-channel MOS FET] becomes high, the big ON state current can be acquired, and it is \pm . Furthermore, since the protection-from-light layer is formed, optical leak of MOSFET by the light which carries out incidence from the front face and

the opposite side by the side of the semi-conductor layer of the above-mentioned substrate can be prevented, and the high electro-optic device of display grace is obtained.

[0022] The protection-from-light layer to which patterning of the invention of the 8th in this case was carried out on the light transmission nature support substrate and said light transmission nature support substrate, It is the substrate constituted by the insulator layer formed on this protection-from-light layer, and the single crystal half conductor layer formed on this insulator layer, and is characterized by the front faces of the above-mentioned single crystal half conductor layer being {511} sides and the crystal face with the inclination of less than ≈ 1.0 degrees.

[0023] According to the configuration of this invention, in order to use {511} sides for a substrate front face, it not only can prevent installation of OSF, but there is effectiveness that the direction homogeneity of a path in the wafer of electric resistance is excellent, at the time of thermal oxidation. Furthermore, since the protection-from-light layer is formed, optical leak of MOSFET by the light which carries out incidence from the front face and the opposite side by the side of the semi-conductor layer of the above-mentioned substrate can be prevented, and the high electro-optic device of display grace is obtained.

[0024] Invention of the 9th in this case is characterized by said light transmission nature substrate being a quartz in one substrate for electro-optic devices of the 8th invention from the above 6th. According to this configuration, since the elevated-temperature process to about 1100 degrees is applicable, a firm lamination SOI substrate can be obtained.

[0025] Invention of the 10th in this case is characterized by said protection-from-light layer being the silicon compound of a refractory metal or a refractory metal in one substrate for electro-optic devices of the 9th invention from the above 6th. According to this configuration, since the elevated-temperature process to about 1100 degrees can be applied since the thermal resistance of a protection-from-light layer is high, and it can do, a firm lamination SOI substrate can be obtained.

[0026] Invention of the 11th in this case is characterized by said semi-conductor layer being silicon in invention of one of the above. According to this configuration, there is an advantage which can produce a device taking advantage of the design property of the silicon semi-conductor MOSFET.

[0027] Invention of the 12th in this case is set to the substrate for electro-optic devices given in one of the above. The pixel transistor connected to two or more scanning lines, two or more data lines which intersect said two or more scanning lines, and said each scanning line and said each data line, It is the electro-optic device which has the pixel electrode connected to said pixel transistor, and a circumference circuit containing the drive transistor for operating said pixel transistor, and is characterized by the thickness of said pixel transistor section formed in said semi-conductor layer being 100nm or less.

[0028] According to this configuration, optical leak can be made small even if there is the stray light which enters in MOSFET even if it uses the above-mentioned protection-from-light layer.

[0029] And the pixel electrode which the electro-optic device of this invention is a substrate for electro-optic devices given in one of the above, and was formed in the upper part of said semi-conductor layer, It is the electro-optic device which has a circumference circuit containing the pixel transistor connected to said pixel electrode, and the drive transistor for operating said pixel transistor. It is characterized by taking out light by forming an organic thin film on said pixel electrode, forming a counterelectrode on said organic thin film, and injecting a current into said organic thin film with said pixel transistor.

[0030] Furthermore, the electronic equipment of this invention is characterized by providing the light source, the above-mentioned electro-optic device which incidence of the light by which outgoing radiation is carried out from said light source is carried out, and performs the modulation corresponding to image information, and the delivery system which projects the light modulated by said electro-optic device.

[0031]

[Embodiment of the Invention] Below, the electro-optic device concerning the operation gestalt of this invention is explained with reference to a drawing.

[0032] (Basic structure of an electro-optic device) Drawing 2 is the sectional view showing the basic structure of the substrate for electro-optic devices concerning the first operation gestalt of this invention.

[0033] As shown in drawing 2, in the electro-optic device substrate 201, sequential formation of the insulator layer 205 and the single-crystal-silicon layer 206 is carried out on the light transmission nature substrate 202. In addition, a single-crystal-silicon layer is the crystal face with the inclination which exceeded ~ 1.0 degrees from {100} sides, for example, {111} and {511} are formed.

[0034] Drawing 3 is the sectional view showing the basic structure of the substrate for electro-optic devices concerning the second operation gestalt of this invention.

[0035] As shown in drawing 3, in the electro-optic device substrate 201, the protection-from-light layer 204 is formed on the light transmission nature substrate 202. And sequential formation of the insulator layer 205 and the single-crystal-silicon layer 206 is carried out on this light transmission nature substrate 202. In addition, a single-crystal-silicon layer is the crystal face with the inclination which exceeded ~ 1.0 degrees from {100} sides, for example, {111} sides and {511} sides are formed.

[0036] (Manufacture process of the first operation gestalt) Based on drawing 4, the manufacture process of the operation gestalt of the above first is explained.

[0037] First, as shown in drawing 4 (a), the insulator layer 205 which consists of an oxidation silicone film is deposited on the light transmission nature substrate 202 of transparence. For example, about 200nm of this silicon oxide film is made to deposit by the spatter or the plasma-CVD method which used TEOS (tetraethyl orthochromatic silicate). In addition, as an ingredient of the insulator layer 205, high insulation glass or silicon nitride films, such as NSG (non doped silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), etc. can be used other than the above-mentioned oxidation silicone film. In addition, the above-mentioned insulator layer 205 is not indispensable, and as long as it is a substrate front face pure enough and flat, there may not be. [of the 205 above-mentioned insulator layer]

[0038] Next, as shown in drawing 4 (b), lamination of the light transmission nature substrate 202 and single crystal silicon substrate 206a is performed. Single crystal silicon substrate 206a used for lamination is the crystal face with the inclination to which the front face exceeded ~ 1.0 degrees from {100} sides, for example, {111} sides and {511} sides are used for it. Moreover, single crystal silicon substrate 206a forms about 0.05–0.8 micrometers and oxide-film layer 206b in a ~ 300 micrometers in thickness. The thermal oxidation film is sufficient as this oxide film, and the oxide film by the formation of Kr/O diacid using a microwave excitation high density plasma process unit is sufficient as it. This is the interface of the single-crystal-silicon layer 206 and oxide-film layer 206b formed after lamination, and is for securing the good interface of an electrical property. The approach of sticking two substrates directly by heat treatment of 2 hours at 300 degrees C can be used for a lamination process. In order to raise lamination reinforcement further, it is necessary to raise heat treatment temperature further and to make it about 450 degrees C, and since there is a big difference in the coefficient of thermal expansion of a quartz substrate and a single crystal silicon substrate, if it heats as it is, defects, such as a crack, will occur in a single-crystal-silicon layer, and substrate quality will deteriorate. In order to control generating of defects, such as such a crack, after making thin the single crystal silicon substrate which performed heat treatment for lamination at 300 degrees C once to about 100–150 micrometers by wet etching or CMP, it is desirable to perform further hot heat treatment. For example, it is suitable to etch using a 80-degree C KOH water solution, so that 150 micrometers of thickness of a single crystal silicon substrate may become, to heat-treat again the substrate stuck after this at 450 degrees C, and to raise lamination reinforcement.

[0039] As furthermore shown in drawing 4 (c), this lamination substrate is ground and thickness of the single-crystal-silicon layer 206 is set to 3–5 micrometers.

[0040] thus, the thin-film-ized lamination substrate -- the last -- PACE (PlasmaAssisted Chemical Etching) -- the thickness of the silicon layer 206 is etched and finished to about 0.05–

0.8 micrometers by law. As for the single-crystal-silicon layer 206, less than 10% of thing is obtained by this PACE processing by 100nm of thickness, as for the homogeneity of opposite *Perilla frutescens* (L.) Britton var. *crispa* (Thunb.) Decne.

[0041] in addition, Smart which carries out the split of the single crystal silicon substrate which poured in the hydrogen ion other than the PACE processing described here as technique for obtaining the thin-film-ized single-crystal-silicon layer by heat treatment after lamination Cut -- ELTRAN (Epitaxial Layer Transfer) which imprints law and the epitaxial silicon layer formed on porosity silicon on a lamination substrate by the selective etching of a porosity silicon layer -- law can be used.

[0042] As mentioned above, according to the manufacture process of this operation gestalt, the single crystal silicone film which is the crystal face which has the inclination which exceeded ± 1.0 degrees from {100} sides in the light transmission nature substrate 202, for example, has {111} sides and {511} sides can be formed. Therefore, OSF on the front face of a substrate is not formed in the case of sacrifice oxidation or gate oxidation, and reliable MOSFET can be produced on a light transmission nature substrate.

[0043] Furthermore, when {111} sides are used, whenever [saturation transfer / of P-channel MOS FET] becomes high, and the big ON state current can be acquired. Therefore, by using P type for a pixel transistor, for example, body contact is unnecessary, and since it is a transistor with small size, there is also an advantage which can make the numerical aperture of a picture element part high.

[0044] And since the electric resistance homogeneity of the direction of a path in a wafer is excellent when {511} sides are used, the degree of freedom of a circuit layout becomes high.

[0045] (Manufacture process of the second operation gestalt) Based on drawing 5, the manufacture process of the operation gestalt of the above second is explained.

[0046] First, as shown in drawing 5 (a), the protection-from-light layer 204 is formed on the light transmission nature substrate 202 of transparence. Here, a quartz with a thickness of 1.2mm is used as a light transmission nature substrate 202. The protection-from-light layer 204 obtains molybdenum by the spatter the thickness of about 100–250nm, and by depositing on the thickness of 200nm more preferably. In addition, the ingredient of this protection-from-light layer 204 is not limited to this operation gestalt, and it is satisfactory no matter what ingredient it may use to the thermal process maximum temperature of the device to manufacture, if it is a stable ingredient. For example, it is used for others as refractory metals and polycrystalline silicon, such as a tungsten and a tantalum, and an ingredient with still more desirable silicide, such as tungsten silicide and molybdenum silicide, and the forming method can also use a CVD method besides a spatter, electron-beam-heating vacuum deposition, etc.

[0047] Next, as shown in drawing 5 (b), the photoresist pattern 207 is formed. This photoresist pattern 207 is formed also like the agensis field of a transistor component besides the location corresponding to a transistor component field. Here, the agensis field of a transistor component points out the periphery of the terminal pad for connecting the seal field which applies the sealant for the opposite substrate lamination which exists in a pixel field periphery, and an I/O signal line. Next, the protection-from-light layer 204 is etched by using the photoresist pattern 207 as a mask, and the pattern of the protection-from-light layer 204 is formed on the light transmission nature substrate 202. Then, the photoresist pattern 207 is exfoliated.

[0048] Next, as shown in drawing 5 (c), the insulator layer 205 which consists of an oxidation silicone film is deposited. For example, about 1000nm of this silicon oxide film is made to deposit by the spatter or the plasma-CVD method which used TEOS (tetraethyl orthochromatic silicate). In addition, as an ingredient of the insulator layer 205, high insulation glass or silicon nitride films, such as NSG (non doped silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), etc. can be used other than the above-mentioned oxidation silicone film.

[0049] Next, as shown in drawing 5 (d), on the protection-from-light layer 204, on the conditions which leave predetermined thickness, the front face of the insulator layer 205 is ground globally, and carries out flattening. If it considers as the technique of flattening by polish, the CMP (chemical mechanical polishing) method can be used, for example.

[0050] Since it is the same as that of drawing 4 (b) of the first operation gestalt or subsequent ones, the process shown in subsequent drawing 5 (e) and drawing 5 (f) is omitted here.

[0051] As mentioned above, since the protection-from-light layer pattern is prepared [according to the manufacture process of this operation gestalt] in the field which forms the protection-from-light layer 204 in the light transmission nature substrate 202, and forms a transistor component in addition to the advantage of the first operation gestalt, optical leak of MOSFET by the light which carries out incidence from the front face and the opposite side by the side of the semi-conductor layer of the light transmission nature substrate 202 can be prevented, and the high electro-optic device of display grace is obtained.

[0052] For a start, the substrate obtained in the manufacture process of the second operation gestalt is not restricted to a substrate with a transparent support substrate. For example, the device of a high speed or a low power can be offered by producing a SOI substrate in the manufacture process of the first operation gestalt to the support substrate using single crystal silicon, and producing LSI on this SOI substrate.

[0053] Moreover, it is not restricted to using for the electro-optic device with which a ***** SOI substrate mentions the substrate of light transmission nature, i.e., an insulating substrate, later like this example. For example, since a support substrate is an insulator and capacity which is parasitic on MOSFET can be made still smaller, it is also more possible than the SOI substrate which used the above-mentioned single crystal silicon as the support substrate to offer a high frequency device.

[0054] (Configuration of an electro-optic device) Drawing 1 is drawing showing the equal circuit of an image formation field among the liquid crystal equipment as an electro-optic device concerning 1 operation gestalt of this invention.

[0055] Now, in drawing 1 , two or more pixels which constitute the image display field of the liquid crystal equipment concerning this operation gestalt consist matrix-like of pixel electrode 9a by which two or more formation was carried out, and a pixel transistor 30 for controlling pixel electrode 9a, and data-line 6a to which a picture signal is supplied is electrically connected to the source of the pixel transistor 30 concerned. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other.

[0056] Moreover, scanning-line 3a is electrically connected to the gate of the pixel transistor 30, and it consists of predetermined timing so that the scan signals G1, G2, --, Gm may be impressed to scanning-line 3a in pulse line sequential at this order. It connects with the drain of the pixel transistor 30 electrically, and pixel electrode 9a writes in the picture signals S1, S2, --, Sn supplied from data-line 6a in the pixel transistor 30 when only a fixed period closes a switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in liquid crystal through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to juxtaposition to the liquid crystal capacity formed between pixel electrode 9a and a counterelectrode. A maintenance property is improved with this storage capacitance 70, and the high liquid crystal equipment of a contrast ratio can be realized.

[0057] With the liquid crystal equipment of the above-mentioned configuration, when a support substrate uses single crystal silicon, the liquid crystal equipment of a reflective mold can be obtained. It not only can make a numerical aperture high, but with the liquid crystal equipment of a reflective mold, in order that a pixel electrode may also play the role of an optical protection-from-light layer, there is an advantage that it is strong to optical leak, fundamentally.

[0058] Moreover, when [whose a support substrate is transparence] it is a quartz, for example, the above-mentioned liquid crystal equipment can be used as a light transmission mold.

Especially with a light transmission mold, there is an advantage which can use optical system with high efficiency for light utilization with the projector equipment mentioned later.

[0059] In addition, with the liquid crystal equipment of a transparency mold; when a pixel transistor part can be shaded nearly completely, the thickness of the semi-conductor layer of a pixel transistor part can apply a thick partial depletion mold within limits which can permit the

leakage current by optical pumping.

[0060] Moreover, protection from light is not perfect, and when the stray light invades, if thickness of the semi-conductor layer of a part in which the channel field is formed is set to 100nm or less, the leakage current by optical pumping will be controlled with the pixel transistor 30 with which light is irradiated. Since the number of carriers generated by optical pumping is proportional to the thickness of a semi-conductor layer, optical leakage current has the low one where thickness is thinner, but since control of the threshold voltage of a transistor will become difficult if too not much thin, about 50nm is desirable. Moreover, when the increment in sheet resistance, such as a source drain, becomes a problem by having made semi-conductor layer membrane thickness thin, -izing can be carried out [low ****] if a source drain is silicide-ized.

[0061] (The whole liquid crystal equipment configuration) Next, the whole liquid crystal equipment configuration concerning an operation gestalt is explained with reference to drawing 6 and drawing 7. In addition, drawing 6 is the top view which looked at the component substrate 10 with which the transistor was formed from the opposite substrate 20 side with other components formed there, and drawing 7 is a H-H' sectional view of drawing 6 shown including the opposite substrate 20.

[0062] As shown in drawing 6, in parallel to the inside of a sealant 52, the same as that of the 2nd light-shielding film 23 or the 3rd light-shielding film 53 as a frame which consists of a different ingredient is formed in the opposite substrate 20. In addition, the 2nd light-shielding film 23 is formed in fields other than pixel electrode 9a and the field which counters, in order that the incident light from the opposite substrate 20 side may prevent invading into the pixel transistor 30 or may prevent the color mixture between pixels.

[0063] On the other hand, in the component substrate 10, the data-line drive circuit 101 and the external circuit connection terminal 102 are formed in the field of the outside of a sealant 52 along with one side of the component substrate 10, and the scanning-line drive circuit 104 is established in it along with two sides which adjoin this one side. If the scan signal delay supplied to scanning-line 3a does not become a problem, the thing only with one side sufficient [the scanning-line drive circuit 104] cannot be overemphasized. Moreover, the data-line drive circuit 101 may be arranged on both sides along the side of an image display field. For example, data-line 6a of an odd number train supplies a picture signal from the data-line drive circuit arranged along one side of an image display field, and you may make it data-line 6a of an even number train supply a picture signal from the data-line drive circuit arranged along the side of the opposite side of said image display field. Thus, if it is made to drive data-line 6a in the shape of a ctenidium, since the occupancy area of a data-line drive circuit is extensible, it becomes possible to constitute a complicated circuit. Furthermore, two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of an image display field is formed in one side in which the component substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the vertical flow material 106 for taking an electric flow between the component substrate 10 and the opposite substrate 20 is formed. And as shown in drawing 7, the opposite substrate 20 with the almost same profile as a sealant 52 has fixed to the component substrate 10 by the sealant 52 concerned.

[0064] On the component substrate 10 of such liquid crystal equipment, the inspection circuit for inspecting the quality of the liquid crystal equipment concerned at the manufacture middle or the time of shipment, a defect, etc. is prepared further, and it is formed as a circumference circuit with the data-line drive circuit 101 and the scanning-line drive circuit 104.

[0065] Moreover, you may make it connect with LSI for a drive mounted on TAB (tape automated bonding substrate) instead of forming the data-line drive circuit 101 and the scanning-line drive circuit 104 on the component substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the component substrate 10.

[0066] Moreover, according to the exception of modes of operation, such as TN (Twisted Nematic) mode, STN (super TN) mode, and D-STN (dual-scan-STN) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarization means, etc. are respectively arranged in a predetermined direction at the side in which the

outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries out incidence, and the component substrate 10 carries out outgoing radiation.

[0067] When applying the liquid crystal equipment explained above to for example, an electrochromatic display projector (projection mold indicating equipment), the liquid crystal equipment of three sheets is respectively used for the light valve for RGB. In this case, it will be compounded and projected after incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation is respectively carried out to each panel. Therefore, a color filter is not prepared in the opposite substrate 20 like an operation gestalt in this case.

[0068] However, what is necessary is to be pixel electrode 9a and the field which counters, and just to form the color filter of RGB in the field in which the 2nd light-shielding film 23 is not formed on the opposite substrate 20 with the protective coat, in applying the liquid crystal equipment in an operation gestalt as electrochromatic display equipments, such as electrochromatic display television of direct viewing types other than a liquid crystal projector, or a reflective mold.

[0069] On the other hand, when applying the liquid crystal equipment in an operation gestalt to the light valve of a liquid crystal projector, a micro lens may be formed so that it may correspond to 1 pixel per piece on the opposite substrate 20. If it does in this way, bright liquid crystal equipment is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, brighter electrochromatic display equipment is realizable.

[0070] (Electronic equipment) Next, the configuration of a projection mold display is explained with reference to drawing 8 as an example of the electronic equipment using the above-mentioned liquid crystal equipment. Drawing 8 is drawing showing the outline configuration of the optical system of the projection mold liquid crystal equipment 1100 which prepared three liquid crystal equipments mentioned above, and was used as liquid crystal equipments 962R, 962G, and 962B for RGB, respectively. Light equipment 920 and the homogeneity illumination-light study system 923 are adopted as the optical system of the projection mold display 1100 of this example. And the color separation optical system 924 by which the projection mold display 1100 separates into red (R), green (G), and blue (B) the flux of light W by which outgoing radiation is carried out from this homogeneity illumination-light study system 923, It has the projector lens unit 906 as the light valves 925R, 925G, and 925B which modulate each colored light bundles R, G, and B, respectively, the color composition prism 910 which re-compounds the colored light bundle after becoming irregular, and a delivery system which carries out expansion projection of the compounded flux of light on the front face of a plane of incidence 100. Moreover, it also has the light guide system 927 which leads the blue glow bundle B to corresponding light valve 925B.

[0071] The homogeneity illumination-light study system 923 is equipped with two lens plates 921 and 922 and reflective mirrors 931, and is arranged at the condition that two lens plates 921 and 922 intersect perpendicularly on both sides of the reflective mirror 931. Two lens plates 921 and 922 of the homogeneity illumination-light study system 923 are equipped with two or more rectangle lenses arranged in the shape of a matrix, respectively. The flux of light by which outgoing radiation was carried out from light equipment 920 is divided into two or more partial flux of lights by the rectangle lens of the 1st lens plate 921. And these partial flux of lights are superimposed three light valves 925R and 925G and near 925B with the rectangle lens of the 2nd lens plate 922. Therefore, even when it has illuminance distribution with light equipment 920 uneven in the cross section of an outgoing beam by using the homogeneity illumination-light study system 923, it becomes possible to illuminate three light valves 925R, 925G, and 925B by the uniform illumination light.

[0072] Each color separation optical system 924 consists of a bluish green reflective dichroic mirror 941, a green reflective dichroic mirror 942, and a reflective mirror 943. First, in the bluish green reflective dichroic mirror 941, the blue glow bundle B included in the flux of light W and the

green light bundle G are reflected by the right angle, and it goes to the green reflective dichroic mirror 942 side. On the other hand, the bluish green reflective dichroic mirror 941 is passed, it is reflected by the right angle by the back reflective mirror 943, and outgoing radiation of the red flux of light R is carried out to a color composition optical-system side from the outgoing radiation section 944 of the red flux of light R.

[0073] Next, the green light bundle G is reflected by the right angle in the green reflective dichroic mirror 942 among the blue glow bundle B reflected by the bluish green reflective dichroic mirror 941 and the green light bundle G, and outgoing radiation is carried out to a color composition optical-system side from the outgoing radiation section 945 of the green light bundle G. Moreover, outgoing radiation of the blue glow bundle B which passed the green reflective dichroic mirror 942 is carried out to the light guide system 927 side from the outgoing radiation section 946 of the blue glow bundle B. In this example, it is set up so that the distance from the outgoing radiation section of the flux of light W of a homogeneity illumination-light study component to the outgoing radiation sections 944, 945, and 946 of each colored light bundle in the color separation optical system 924 may become mutual almost equal.

[0074] Condenser lenses 951 and 952 are arranged at the outgoing radiation [of the outgoing radiation section 944 of the red flux of light R by the color separation optical system 924], and outgoing radiation side of the outgoing radiation section 945 of the green light bundle G, respectively. Therefore, incidence of the red flux of light R which carried out outgoing radiation from each outgoing radiation section, and the green light bundle G is carried out to these condenser lenses 951 and 952, respectively, and they are made parallel.

[0075] Thus, incidence of the red flux of light R made parallel and the green light bundle G is carried out to light valves 925R and 925G, they are modulated, and the image information corresponding to each colored light is added. That is, according to image information, switching control of these liquid crystal equipments is carried out by the driving means which is not illustrated, and, thereby, the modulation of each colored light which passes through this is performed.

[0076] On the other hand, the blue glow bundle B is led to light valve 925B which corresponds through the light guide system 927, and a modulation is similarly performed in here according to image information. In addition, the light valves 925R, 925G, and 925B of this example consist of the incidence side polarization means 960R, 960G, and 960B, outgoing radiation side polarization means 961R, 961G, and 961B, and liquid crystal equipments 962R, 962G, and 962B arranged among these further, respectively.

[0077] By the way, the light guide system 927 consists of a middle lens 973 arranged between the condenser lens 954 arranged at the outgoing radiation side of the outgoing radiation section 946 of the blue glow bundle B, the incidence side reflective mirror 971, the outgoing radiation side reflective mirrors 972, and these reflective mirrors, and a condenser lens 953 arranged to the near side of light valve 925B. From the outgoing radiation section 946, through the light guide system 927, the blue glow bundle B by which outgoing radiation was carried out is led to liquid crystal equipment 962B, and is modulated. The blue glow bundle B becomes the longest, therefore the quantity of light loss of a blue glow bundle of distance from the optical path length of each colored light bundle, i.e., the outgoing radiation section of the flux of light W, to each liquid crystal equipments 962R, 962G, and 962B increases most. However, quantity of light loss can be controlled by making the light guide system 927 intervene.

[0078] Incidence of each colored light bundles R, G, and B modulated through each light valves 925R, 925G, and 925B is carried out to the color composition prism 910, and they are compounded here. And expansion projection is carried out on the front face of the plane of incidence 100 which has the light compounded by this color composition prism 910 in a position through the projector lens unit 906.

[0079] In this example, to the liquid crystal equipments 962R, 962G, and 962B Since the protection-from-light layer is prepared in the transistor bottom, the liquid crystal equipment 962R concerned, The reflected light by the incident light study system in the liquid crystal projector based on the incident light from 962G and 962B, After carrying out outgoing radiation from the reflected light from the front face of the component substrate at the time of incident

light passing, and other liquid crystal equipments, even if a part of incident light which runs through an incident light study system carries out incidence from a component substrate side as a return light, it can fully perform protection from light to the channel of a pixel transistor.

[0080] For this reason, in a configuration, since it becomes unnecessary to arrange the film for return light prevention separately, or to perform return light prevention processing at a polarization means between each liquid crystal equipments 962R, 962G, and 962B and the color composition prism 910 concerned even if it uses the color composition prism 910 suitable for a miniaturization, small and when being simplified, it is very advantageous.

[0081] Moreover, in this example, since the effect of the channel field on the transistor by return light can be suppressed, it is not necessary to stick the polarization means 961R, 961G, and 961B which performed direct return light prevention processing to liquid crystal equipment. Then, as shown in drawing 9, a polarization means is separated from liquid crystal equipment, one polarization means 961R, 961G, and 961B are stuck on the color composition prism 910, and the polarization means 960R, 960G, and 960B of another side can more specifically be stuck [formation and] on condenser lenses 951, 952, and 953. Thus, if a polarization means is stuck on the color composition prism 910 or condenser lenses 951, 952, and 953, since the heat of a polarization means will be absorbed by the color composition prism 910 or condenser lenses 951, 952, and 953, the temperature rise of liquid crystal equipment can be controlled and the malfunction can be prevented beforehand.

[0082] moreover -- although illustration is omitted -- liquid crystal equipment and a polarization means -- alienation -- an air space is made by forming between liquid crystal equipment and a polarization means. By establishing a cooling means here and sending ventilation of cold blast etc. into it between liquid crystal equipment and a polarization means, the temperature rise of liquid crystal equipment is controlled further, and it becomes possible to prevent more certainly malfunction by the temperature rise of liquid crystal equipment.

[0083] In addition, although the electro-optic device was explained as liquid crystal equipment if it was in the explanation mentioned above, it cannot restrict to this and this invention can be applied also to various electro-optic devices, such as a plasma display.

[0084] (Configuration of organic electroluminescence equipment) Drawing 9 is drawing showing an example of the cross section of a light-emitting part among the organic electroluminescence (electroluminescence) equipment as an electro-optic device concerning 1 operation gestalt of this invention.

[0085] The electrode connected to the transistor 301 and the transistor 301 is formed in the front face of the substrate 201 manufactured according to the first [of this invention], and second operation gestalten according to the usual semi-conductor process. A transistor 301 has a desirable P type transistor, in case a source field is fixed to the power-source potential 302, and in case a source field is fixed to the touch-down potential 303, its N type transistor is desirable here. Moreover, it is desirable to make transparent electrodes, such as ITO (Indium Tin Oxide) and IZO (In-Zn-O), into an anode plate in the case of a P type transistor, and in case an electrode is an N type transistor, it is desirable [an electrode] to use metals, such as a Mg-Ag alloy and a Li-aluminum alloy, as cathode.

[0086] On substrate 201 front face of the above-mentioned configuration, a laminated structure is constituted in order of the anode plate [306] 304 305, for example, the hole transportation layer which is a diamine derivative, for example, the electronic transportability luminous layer which is an aluminum complex, and cathode 307. Each class has the cases in the case of making and dividing for every case where can form by vacuum deposition, the spin coat method, the ink jet method, etc., and membranes are formed all over substrate 201, or specific pixel etc.

[0087] Thus, since the constituted organic EL device has small dispersion in the threshold of a transistor, the property which was [be / the homogeneity within the field of a gradation display / high] excellent is realizable.

[0088]

[Effect of the Invention] As explained above, according to this invention, OSF formed in a SOI substrate front face at the time of thermal oxidation can be lessened, and a reliable transistor can be produced. Moreover, also in the electro-optic device using a transistor with such high

dependability, it becomes possible to offer reliable equipment.
[0089]

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any
damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the equal circuit which shows the configuration of an image formation field among the liquid crystal equipment concerning the operation gestalt of this invention.

[Drawing 2] It is the sectional view showing the substrate for electro-optic devices concerning the first operation gestalt of this invention.

[Drawing 3] It is the sectional view showing the substrate for electro-optic devices concerning the second operation gestalt of this invention.

[Drawing 4] It is the mimetic diagram having shown the manufacture approach of the substrate for electro-optic devices concerning the first operation gestalt of this invention.

[Drawing 5] It is the mimetic diagram having shown the manufacture approach of the substrate for electro-optic devices concerning the second operation gestalt of this invention.

[Drawing 6] It is the top view showing the configuration of the liquid crystal equipment concerning the operation gestalt of this invention.

[Drawing 7] It is the H-H' sectional view of drawing 7 .

[Drawing 8] It is the top view showing the configuration of the projection mold display using this liquid crystal equipment which is an example of electronic equipment.

[Drawing 9] It is the sectional view showing the configuration of the organic electroluminescence equipment concerning the operation gestalt of this invention.

[Description of Notations]

- 10 --- Component substrate
- 20 --- Opposite substrate
- 52 --- Sealant
- 53 --- Frame
- 100 --- Liquid crystal equipment
- 101 --- Data-line drive circuit
- 102 --- External circuit connection terminal
- 104 --- Scanning-line drive circuit
- 106 --- Vertical flow material

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any
damages caused by the use of this translation.

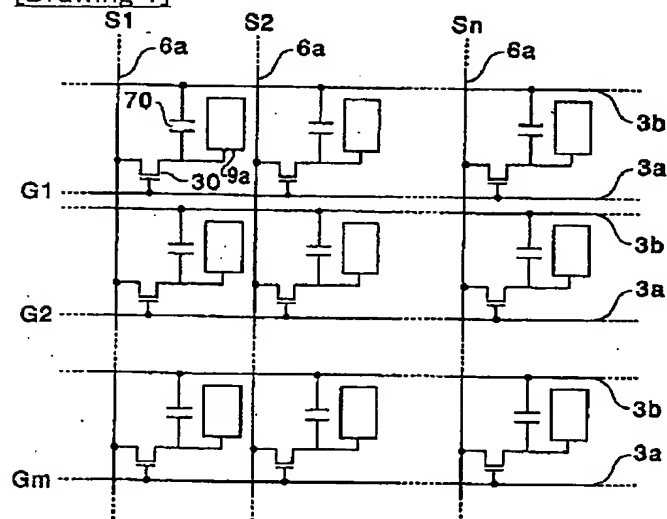
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

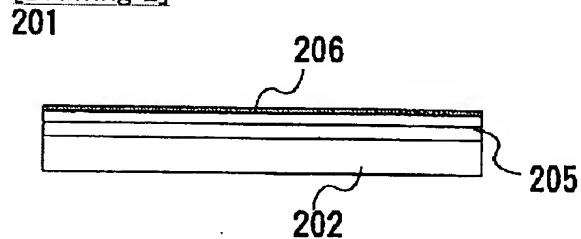
3.In the drawings, any words are not translated.

DRAWINGS

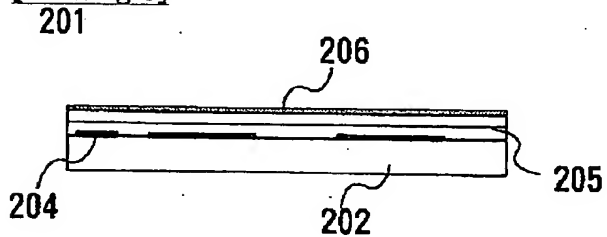
[Drawing 1]



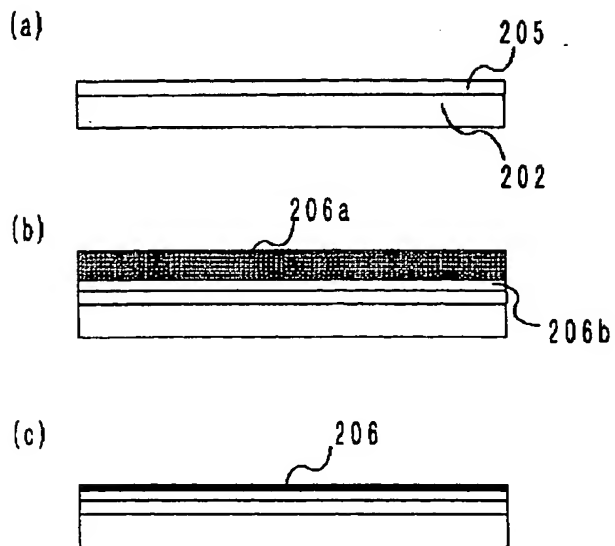
[Drawing 2]



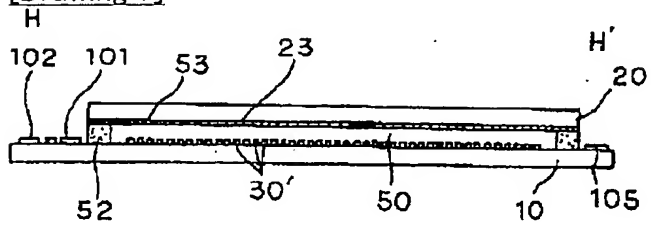
[Drawing 3]



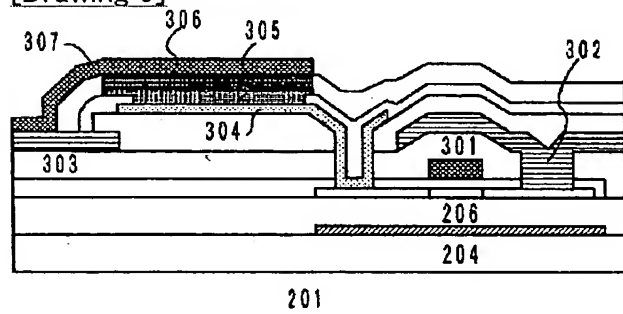
[Drawing 4]



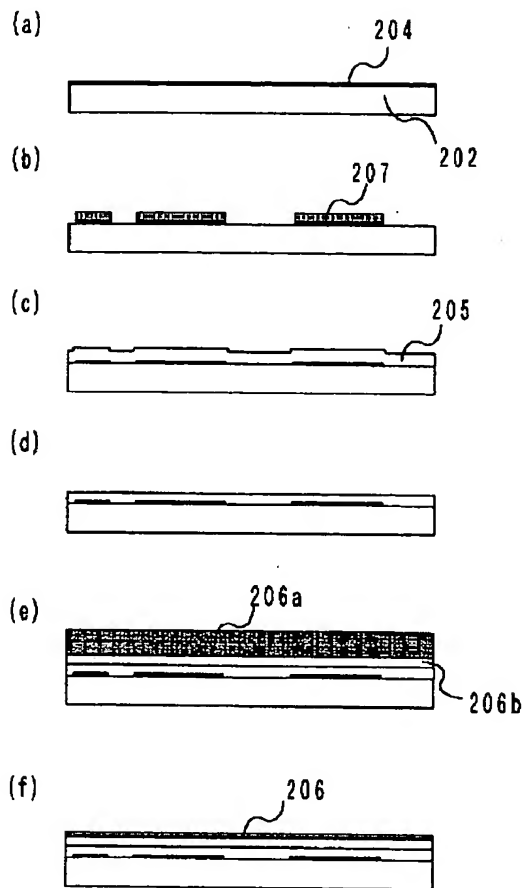
[Drawing 7]



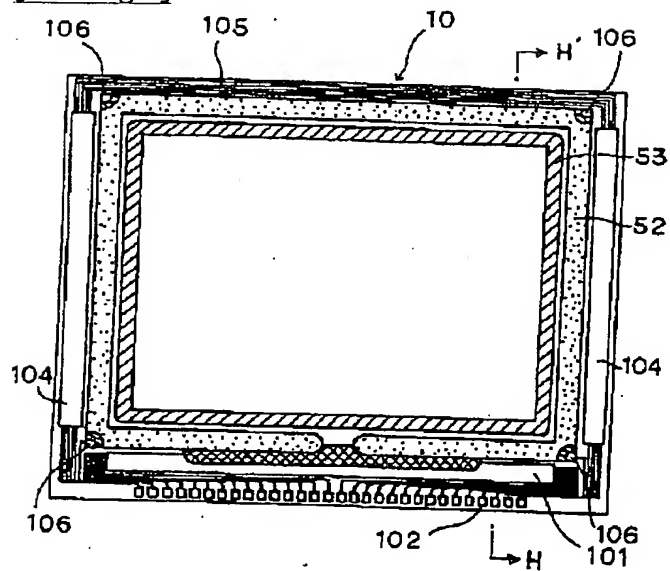
[Drawing 9]



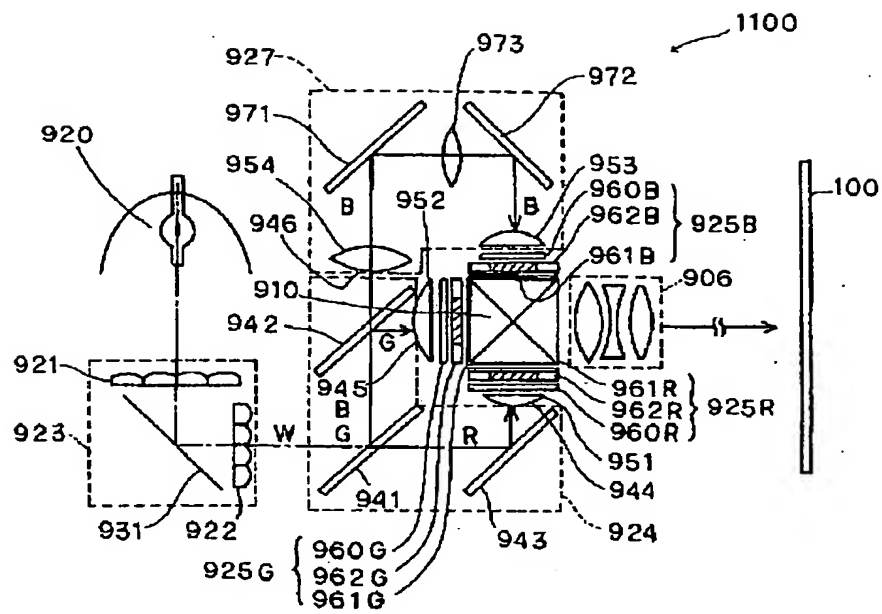
[Drawing 5]



[Drawing 6]



[Drawing 8]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-217417

(P2002-217417A)

(43) 公開日 平成14年8月2日 (2002.8.2)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 29/786		G 0 2 F 1/1368	2 H 0 9 2
G 0 2 F 1/1368		G 0 9 F 9/30	3 4 8 A 5 C 0 9 4
G 0 9 F 9/30	3 4 8	H 0 1 L 27/12	B 5 F 1 1 0
H 0 1 L 27/12			A
		29/78	6 2 0
審査請求 未請求 請求項の数14 O L (全 12 頁) 最終頁に続く			

(21) 出願番号 特願2001-5545(P2001-5545)

(22) 出願日 平成13年1月12日 (2001.1.12)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 川田 浩孝

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

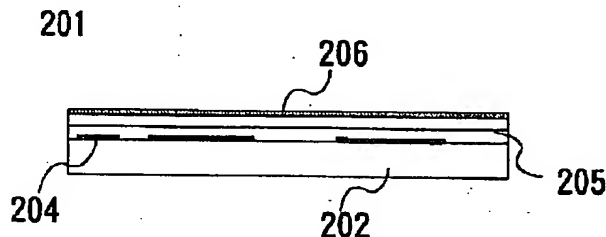
最終頁に続く

(54) 【発明の名称】 電気光学装置用基板、電気光学装置及び電子機器

(57) 【要約】

【課題】 絶縁体層上の半導体層に形成された電気光学装置用基板において、熱酸化時にOSFの導入を防ぎ、信頼性の高い電気光学装置を提供する。

【解決手段】 支持基板に形成された絶縁体層に、{100}面より±1.0度を超えた傾きを持つ結晶面の単結晶半導体層を貼り合わせる。例えば{111}面や{511}面等はOSFが{100}面より導入され難いため信頼性の高い電気光学装置用基板を得ることができる。



【特許請求の範囲】

【請求項1】 支持基板と、前記支持基板上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、
上記単結晶半導体層の表面は{100}面より±1.0度を越えた傾きを持つ結晶面であることを特徴とする電気光学装置用基板。

【請求項2】 支持基板と、前記支持基板上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、
上記単結晶半導体層の表面は{111}面と±1.0度以内の傾きを持つ結晶面であることを特徴とする電気光学装置用基板。

【請求項3】 支持基板と、前記支持基板上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、
上記単結晶半導体層の表面は{511}面と±1.0度以内の傾きを持つ結晶面であることを特徴とする電気光学装置用基板。

【請求項4】 請求項1乃至請求項3のいずれかに記載の電気光学装置用基板において、
前記支持基板が単結晶シリコン基板であることを特徴とする電気光学装置用基板。

【請求項5】 請求項1乃至請求項3のいずれかに記載の電気光学装置用基板において、
前記支持基板が石英基板であることを特徴とする電気光学装置用基板。

【請求項6】 光透過性支持基板と、前記光透過性支持基板上でパターンニングされた遮光層と、該遮光層上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、
上記単結晶半導体層の表面は{100}面より±1.0度を越えた傾きを持つ結晶面であることを特徴とする電気光学装置用基板。

【請求項7】 光透過性支持基板と、前記光透過性支持基板上でパターンニングされた遮光層と、該遮光層上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、
上記単結晶半導体層の表面は{111}面と±1.0度以内の傾きを持つ結晶面であることを特徴とする電気光学装置用基板。

【請求項8】 光透過性支持基板と、前記光透過性支持基板上でパターンニングされた遮光層と、該遮光層上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、
上記単結晶半導体層の表面は{511}面と±1.0度以内の傾きを持つ結晶面であることを特徴とする電気光学装置用基板。

【請求項9】 請求項6乃至請求項8のいずれかに記載の電気光学装置用基板において、

前記光透過性基板が石英であることを特徴とする電気光学装置用基板。

【請求項10】 請求項6乃至請求項9のいずれかに記載の電気光学装置用基板において、
前記遮光層が高融点金属または高融点金属の珪素化合物であることを特徴とする電気光学装置用基板。

【請求項11】 請求項1乃至請求項10のいずれかに記載の電気光学装置用基板において、
前記半導体層がシリコンであることを特徴とする電気光学装置用基板。

【請求項12】 請求項1乃至請求項11のいずれかに記載の電気光学装置用基板において、
複数の走査線と、

前記複数の走査線に交差する複数のデータ線と、
前記各走査線と前記各データ線に接続された画素トランジスタと、

前記画素トランジスタに接続された画素電極と、
前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって前記半導体層に形成される前記画素トランジスタ部の膜厚が100nm以下であることを特徴とする電気光学装置。

【請求項13】 請求項1乃至請求項11のいずれかに記載の電気光学装置用基板であって、
前記半導体層の上部に形成された画素電極と、
前記画素電極に接続された画素トランジスタと、
前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって前記画素電極上には有機薄膜が成膜され、
前記有機薄膜上には対向電極が成膜され、
前記画素トランジスタにより前記有機薄膜に電流を注入することにより、光を取り出すことを特徴とする電気光学装置。

【請求項14】 光源と、
前記光源から出射される光が入射されて画像情報に対応した変調を施す、請求項1乃至請求項12のいずれかに記載の電気光学装置と、
前記電気光学装置により変調された光を投射する投射手段とを具備することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、絶縁体層上の半導体層に形成されたMISトランジスタにおいて、酸化誘起積層欠陥(Oxidation induced Stacking Fault; OSF)を防止した電気光学装置用基板、及び、電子機器に関する。

【0002】

【従来の技術】 絶縁体上に単結晶シリコン層からなる半導体層を形成し、その半導体層にトランジスタ等の半導体デバイスを形成するSOI(Silicon On

10

20

30

40

50

Insulator) 技術は、素子の高速化や低消費電力化、高集積化等の利点を有し、液晶装置等の電気光学装置に適用することが可能である。

【0003】このような電気光学装置にSOI技術を適用する場合、光透過性基板に単結晶シリコン基板を貼り合わせて研磨等により薄膜の単結晶シリコン層を形成し、単結晶シリコン層を例えば液晶駆動用のMOSFET等のトランジスタ素子に形成している。

【0004】ところで、一般的なSOI基板では単結晶シリコン層の表面が{100}面である基板を用いる。これは、MOSFETのデバイス特性で重要なチャネル部のシリコンとゲート絶縁膜であるシリコン酸化膜との界面において、界面準位が少ないため、特にN型MOSFETにおいて、高い電界効果移動度を得ることができるためである。

【0005】

【発明が解決しようとする課題】しかしながら、単結晶シリコンの{100}面を900℃以上の高温で熱酸化すると、しばしばウェハー表面に酸化誘起積層欠陥(OSF)と呼ばれる欠陥が発生する。OSF密度は基本的にウェハー表面の有効生成核密度に依存するが、核密度の低い{100}面は他の結晶面よりOSFが発生しやすい。OSFは結晶欠陥のため、これがチャネル・ゲート酸化膜界面に生成すると、移動度の低下、ゲート耐圧の低下等の問題を生じる。特に、電気光学装置等に用いるMOSFETは電源電圧が比較的高いため、ゲート酸化膜が厚くなる。そのため、ゲート酸化時間が長くなり、OSFが導入されやすいと言う問題がある。

【0006】また、液晶プロジェクトのライトバルブのような電気光学装置にSOI技術を適用する場合、光が通過する画素部のMOSFETでは光リークを少なくするためにシリコン層の膜厚を薄くし、一方、周辺回路を形成するMOSFETでは素子特性のばらつきを小さくするためシリコン層の膜厚を厚くする場合がある。その際、公知の犠牲酸化プロセスによりシリコン膜厚の作り分けを行う。このような犠牲酸化を{100}面のシリコン層に900℃以上の高温の熱酸化で行うと、特に膜厚を薄くする画素のMOSFET部にOSFが導入されやすいと言う問題がある。

【0007】また、{100}面はフッ酸に対して最もダメージを受けやすいため、フッ酸によるダメージ部分を起点に熱酸化時に更にOSFが導入されやすいと言う問題がある。

【0008】本発明は、かかる事情に鑑みてなされたもので、その目的とするところは、熱酸化によりOSFが導入されることを抑制した電気光学装置用基板、および、この電気光学装置用基板を用いた電子機器を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するため

に、本発明は、次のように、絶縁体層上の半導体層に形成された電気光学装置用基板を提供する。

【0010】すなわち、支持基板と、前記支持基板上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、上記単結晶半導体層の表面は{100}面より±1.0度を越えた傾きを持つ結晶面であることを特徴としている。

【0011】本発明の構成によれば、基板表面が{100}面以外の面を用いるため耐フッ酸性が高くなり、熱酸化時にOSFの導入を防ぐことができ信頼性の高いMOSFETを作製できる電気光学装置用基板が得られる。

【0012】本件の第2の発明は、支持基板と、前記支持基板上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、上記単結晶半導体層の表面は{111}面と±1.0度以内の傾きを持つ結晶面であることを特徴としている。

【0013】本発明の構成によれば、基板表面に{111}面を用いるため、熱酸化時にOSFの導入を防ぐことができるだけでなく、P型MOSFETの飽和移動度が高くなるため大きなオン電流を得ることができる利点もある。

【0014】本件の第3の発明は、支持基板と、前記支持基板上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、上記単結晶半導体層の表面は{511}面と±1.0度以内の傾きを持つ結晶面であることを特徴としている。

【0015】本発明の構成によれば、基板表面に{511}面を用いるため、熱酸化時にOSFの導入を防ぐことができるだけでなく、電気抵抗のウェハー内の径方向均一性が優れる効果もある。

【0016】本件の第4の発明によれば、上記第1から第3の発明のいずれかの電気光学装置用基板においては、前記支持基板が単結晶シリコン基板であることが望ましい。この構成によれば、入手し易い基板であるため基板全体のコストを低くする事ができる。また、基板表面側に反射面を作製することにより開口率の高い電気光学装置を作製することができる。

【0017】本件の第5の発明によれば、上記第1から第3の発明のいずれかの電気光学装置用基板においては、前記支持基板が石英基板であることが望ましい。この構成によれば、支持基板が透明のため、透過型や上記基板側から光を取り出す構成の電気光学装置を作製できる。

【0018】本件の第6の発明は、光透過性支持基板と、前記光透過性支持基板上でパターンニングされた遮光層と、該遮光層上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板

であって、上記単結晶半導体層の表面は{100}面より±1.0度を越えた傾きを持つ結晶面であることを特徴としている。

【0019】本発明の構成によれば、基板表面が{100}面以外の面を用いるため耐フッ酸性が高くなり、熱酸化時にOSFの導入を防ぐことができ信頼性の高いMOSFETを作製できる。更に、遮光層を形成しているため上記基板の半導体層側の表面と反対側から入射する光によるMOSFETの光リークを防止することができ、表示品位の高い電気光学装置が得られる。

【0020】本件の第7の発明は、光透過性支持基板と、前記光透過性支持基板上でパターンニングされた遮光層と、該遮光層上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、上記単結晶半導体層の表面は{111}面と±1.0度以内の傾きを持つ結晶面であることを特徴としている。

【0021】本発明の構成によれば、基板表面に{111}面を用いるため、熱酸化時にOSFの導入を防ぐことができるだけでなく、P型MOSFETの飽和移動度が高くなるため大きなオン電流を得ることができ、更に、遮光層を形成しているため上記基板の半導体層側の表面と反対側から入射する光によるMOSFETの光リークを防止することができ、表示品位の高い電気光学装置が得られる。

【0022】本件の第8の発明は、光透過性支持基板と、前記光透過性支持基板上でパターンニングされた遮光層と、該遮光層上に形成された絶縁体層と、該絶縁体層上に形成された単結晶半導体層とにより構成された基板であって、上記単結晶半導体層の表面は{511}面と±1.0度以内の傾きを持つ結晶面であることを特徴としている。

【0023】本発明の構成によれば、基板表面に{511}面を用いるため、熱酸化時にOSFの導入を防ぐことができるだけでなく、電気抵抗のウェハー内の径方向均一性が優れる効果がある。更に、遮光層を形成しているため上記基板の半導体層側の表面と反対側から入射する光によるMOSFETの光リークを防止することができ、表示品位の高い電気光学装置が得られる。

【0024】本件の第9の発明は、上記第6から第8の発明のいずれかの電気光学装置用基板において、前記光透過性基板が石英であることを特徴とする。この構成によれば、1100度程度までの高温プロセスを適用できるため強固な貼り合わせSOI基板を得ることができる。

【0025】本件の第10の発明は、上記第6から第9の発明のいずれかの電気光学装置用基板において、前記遮光層が高融点金属または高融点金属の珪素化合物であることを特徴としている。この構成によれば、遮光層の耐熱性が高いため、1100度程度までの高温プロセス

を適用でき得るため強固な貼り合わせSOI基板を得ることができる。

【0026】本件の第11の発明は、上記いずれかの発明においては、前記半導体層がシリコンであることを特徴としている。この構成によれば、シリコン半導体MOSFETの設計資産を活かしてデバイスを作製できる利点がある。

【0027】本件の第12の発明は、上記いずれかに記載の電気光学装置用基板において、複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続された画素トランジスタと、前記画素トランジスタに接続された画素電極と、前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、前記半導体層に形成される前記画素トランジスタ部の膜厚が100nm以下であることを特徴とする。

【0028】この構成によれば、上記遮光層を用いてもMOSFET内に入り込む迷光があっても、光リークを小さくすることができる。

【0029】そして、本発明の電気光学装置は、上記いずれかに記載の電気光学装置用基板であって、前記半導体層の上部に形成された画素電極と、前記画素電極に接続された画素トランジスタと、前記画素トランジスタを動作させるための駆動トランジスタを含む周辺回路とを有する電気光学装置であって、前記画素電極上には有機薄膜が成膜され、前記有機薄膜上には対向電極が成膜され、前記画素トランジスタにより前記有機薄膜に電流を注入することにより、光を取り出すことを特徴とする。

【0030】更に、本発明の電子機器は、光源と、前記光源から出射される光が入射されて画像情報に対応した変調を施す上記電気光学装置と、前記電気光学装置により変調された光を投射する投射手段とを具備することを特徴としている。

【0031】

【発明の実施の形態】以下に、本発明の実施形態に係る電気光学装置について、図面を参照して説明する。

【0032】（電気光学装置の基本構造）図2は本発明の第一の実施形態に係る電気光学装置用基板の基本構造を示す断面図である。

【0033】図2に示すように、電気光学装置基板201では、光透過性基板202上に絶縁体層205及び単結晶シリコン層206が順次形成されている。なお、単結晶シリコン層は{100}面より±1.0度を越えた傾きを持つ結晶面であり、例えば{111}や{511}が形成されるようになっている。

【0034】図3は本発明の第二の実施形態に係る電気光学装置用基板の基本構造を示す断面図である。

【0035】図3に示すように、電気光学装置基板201では、光透過性基板202上に遮光層204が形成されている。そして、この光透過性基板202上に絶縁体

層205及び単結晶シリコン層206が順次形成されている。なお、単結晶シリコン層は{100}面より±1.0度を越えた傾きを持つ結晶面であり、例えば{111}面や{511}面が形成されるようになっている。

【0036】(第一の実施形態の製造プロセス)図4に基づいて上記第一の実施形態の製造プロセスを説明する。

【0037】まず、図4(a)に示すように、例えば透明の光透過性基板202上に、例えば酸化シリコン膜からなる絶縁体層205を堆積する。この酸化シリコン膜は、例えばスパッタ法、あるいはTEOS(テトラエチルオルソシリケート)を用いたプラズマCVD法により、例えば200nm程度堆積させる。なお、絶縁体層205の材料としては、上記の酸化シリコン膜の他に、例えばNSG(ノンドープトシリケートガラス)、PSG(リンシリケートガラス)、BSG(ボロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)などの高絶縁性ガラス又は、窒化シリコン膜等を用いることができる。なお、上記絶縁体層205は必須ではなく、十分に清浄で平坦な基板表面であれば、上記絶縁体層205はなくてもよい。

【0038】次に、図4(b)に示すように、光透過性基板202と単結晶シリコン基板206aとの貼り合わせを行う。貼り合わせに用いる単結晶シリコン基板206aは、表面が{100}面より±1.0度を越えた傾きを持つ結晶面であり、例えば{111}面や{511}面を用いる。また、単結晶シリコン基板206aは、厚さ300μm程度あり、その表面にあらかじめ0.05~0.8μm程度、酸化膜層206bを形成しておく。この酸化膜は熱酸化膜でもよく、またマイクロ波励起高密度プラズマプロセス装置を利用したKr/O₂酸化による酸化膜でもよい。これは貼り合わせ後に形成される単結晶シリコン層206と酸化膜層206bの界面で、電気特性の良い界面を確保するためである。貼り合わせ工程は、例えば300℃で2時間の熱処理によって2枚の基板を直接貼り合わせる方法が採用できる。貼り合わせ強度をさらに高めるためには、さらに熱処理温度を上げて450℃程度にする必要があるが、石英基板と単結晶シリコン基板の熱膨張係数には大きな違いがあるため、このまま加熱すると単結晶シリコン層にクラックなどの欠陥が発生し、基板品質が劣化してしまう。このようなクラックなどの欠陥の発生を抑制するためには、一度300℃にて貼り合わせのための熱処理を行った単結晶シリコン基板をウェットエッチングまたはCMPによって100~150μm程度まで薄くした後に、さらに高温の熱処理を行うことが望ましい。例えば80℃のKOH水溶液を用い、単結晶シリコン基板の厚さが150μmなるようエッチングを行い、この後貼り合わせた基板を450℃にて再び熱処理し、貼り合わせ強度を高

めるのが好適である。

【0039】さらに図4(c)に示すように、この貼り合わせ基板を研磨して、単結晶シリコン層206の厚さを3~5μmとする。

【0040】このようにして薄膜化した貼り合わせ基板は、最後にPACE(Plasma Assisted Chemical Etching)法によってシリコン層206の膜厚を0.05~0.8μm程度までエッチングして仕上げる。このPACE処理によって単結晶シリコン層206は、例えば膜厚100nmに対しその均一性は10%以内のものが得られる。

【0041】なお、薄膜化した単結晶シリコン層を得るための手法としては、ここで述べたPACE処理の他にも水素イオンを注入した単結晶シリコン基板を貼り合わせ後に熱処理によってスプリットするSmart Cut法や、多孔質シリコン上に形成したエピタキシャルシリコン層を多孔質シリコン層の選択エッチングによって貼り合わせ基板上に転写するELTRAN(Epitaxial Layer Transfer)法を用いることができる。

【0042】以上のように、本実施形態の製造プロセスによれば、光透過性基板202に{100}面より±1.0度を越えた傾きを持つ結晶面であり、例えば{111}面や{511}面を持つ単結晶シリコン膜を形成できる。そのため、犠牲酸化やゲート酸化の際に基板表面のOSFが形成されることがなく、信頼性の高いMOSFETを光透過性基板上に作製できる。

【0043】更に、{111}面を用いた際にはP型MOSFETの飽和移動度が高くなり、大きなオン電流を得ることができる。そのため、例えば画素トランジスタにP型を用いることにより、ボディコンタクトが必要なく、サイズの小さなトランジスタのため画素部の開口率を高くできる利点もある。

【0044】そして、{511}面を用いた際にはウェハー内の径方向の電気抵抗均一性が優れるため、回路レイアウトの自由度が高くなる。

【0045】(第二の実施形態の製造プロセス)図5に基づいて上記第二の実施形態の製造プロセスを説明する。

【0046】まず、図5(a)に示すように、例えば透明の光透過性基板202上に遮光層204を形成する。ここで、光透過性基板202として例えば厚さ1.2mmの石英を用いる。遮光層204は、例えばモリブデンをスパッタ法により100~250nm程度の厚さ、より好ましくは200nmの厚さに堆積することにより得る。なお、この遮光層204の材料は本実施形態に限定されるものではなく、製造するデバイスの熱プロセス最高温度に対して安定な材料であればどのような材料を用いても問題はない。例えば他にもタングステン、タンタルなどの高融点金属や多結晶シリコン、さらにはタング

ステンシリサイド、モリブデンシリサイド等のシリサイドが好ましい材料として用いられ、形成法もスパッタ法その他、CVD法、電子ビーム加熱蒸着法などを用いることができる。

【0047】次に、図5(b)に示すように、フォトレジストパターン207を形成する。このフォトレジストパターン207は、トランジスタ素子領域に対応する位置のほか、トランジスタ素子の非形成領域にも同様に形成する。ここで、トランジスタ素子の非形成領域とは、画素領域周辺部に存在する対向基板貼り合わせのためのシール材を塗布するシール領域、および、入出力信号線を接続するための端子パッドの周辺部を指す。次に、フォトレジストパターン207をマスクとして遮光層204のエッチングを行い、光透過性基板202上に遮光層204のパターンを形成する。その後、フォトレジストパターン207を剥離する。

【0048】次に、図5(c)に示すように、例えば酸化シリコン膜からなる絶縁体層205を堆積する。この酸化シリコン膜は、例えばスパッタ法、あるいはTEOS(テトラエチルオルソシリケート)を用いたプラズマCVD法により、例えば1000nm程度堆積させる。なお、絶縁体層205の材料としては、上記の酸化シリコン膜の他に、例えばNSG(ノンドープトシリケートガラス)、PSG(リンシリケートガラス)、BSG(ボロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)などの高絶縁性ガラス又は、窒化シリコン膜等を用いることができる。

【0049】次に、図5(d)に示すように、絶縁体層205の表面を、遮光層204上に所定の膜厚を残す条件下でグローバルに研磨して平坦化する。研磨による平坦化の手法としては、例えばCMP(化学的機械研磨)法を用いることができる。

【0050】以降の図5(e)、図5(f)に示すプロセスは第一の実施形態の図4(b)以降と同様のためここでは省略する。

【0051】以上のように、本実施形態の製造プロセスによれば、第一の実施形態の利点に加えて、光透過性基板202に遮光層204を形成し、トランジスタ素子を形成する領域に遮光層パターンを設けているので、光透過性基板202の半導体層側の表面と反対側から入射する光によるMOSFETの光リークを防止することができ、表示品位の高い電気光学装置が得られる。

【0052】第一、第二の実施形態の製造プロセスで得られる基板は支持基板が透明な基板に限られるものではない。例えば、単結晶シリコンを用いた支持基板に第一の実施形態の製造プロセスでSOI基板を作製し、このSOI基板上にLSIを作製することで、高速または低消費電力のデバイスを提供することができる。

【0053】また、本実施例の様に光透過性の基板、すなわち絶縁性の基板を持いたSOI基板は、後述する電

気光学装置に用いることに限られるものではない。例えば、上記の単結晶シリコンを支持基板としたSOI基板より、支持基板が絶縁体のためMOSFETに寄生する容量を更に小さくすることができるので、高周波デバイスを提供することも可能である。

【0054】(電気光学装置の構成)図1は、本発明の一実施形態に係る電気光学装置としての液晶装置のうち、画像形成領域の等価回路を示す図である。

【0055】さて、図1において、本実施形態に係る液晶装置の画像表示領域を構成する複数の画素は、マトリクス状に複数形成された画素電極9aと、画素電極9aを制御するための画素トランジスタ30とからなり、画像信号が供給されるデータ線6aが当該画素トランジスタ30のソースに電氣的に接続されている。データ線6aに書き込まれる画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。

【0056】また、画素トランジスタ30のゲートに走査線3aが電氣的に接続されており、所定のタイミングで、走査線3aにパルスの走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、画素トランジスタ30のドレインに電氣的に接続されており、画素トランジスタ30を一定期間だけスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板(後述する)に形成された対向電極(後述する)との間で一定期間保持される。ここで、保持された画像信号のリークするのを防ぐために、画素電極9aおよび対向電極の間に形成される液晶容量に対して並列に蓄積容量70が付加されている。この蓄積容量70により、保持特性が改善され、コントラスト比の高い液晶装置が実現できる。

【0057】上記構成の液晶装置では支持基板が単結晶シリコンを用いる場合には反射型の液晶装置を得ることができる。反射型の液晶装置では開口率を高くすることができるだけでなく、画素電極が光遮光層の役割も果たすため、基本的に光リークに強いという利点がある。

【0058】また、支持基板が透明な例えば石英の場合、上記液晶装置は光透過型として利用できる。光透過型では特に後述するプロジェクタ装置では、光利用効率の高い光学系を利用することができる利点がある。

【0059】なお、透過型の液晶装置では、画素トランジスタ部分をほぼ完全に遮光できる場合は、光励起によるリーク電流を許容できる範囲内で画素トランジスタ部分の半導体層の膜厚が厚い部分空乏型を適用できる。

【0060】また、遮光が完全ではなく迷光が侵入する場合は、光が照射される画素トランジスタ30では、チ

ヤネル領域が形成されている部分の半導体層の膜厚を100nm以下にすると、光励起によるリーク電流が抑制される。光励起により生成されるキャリア数は、半導体層の膜厚に比例するために、膜厚が薄い方が光リーク電流は低い、あまり薄すぎるとトランジスタの閾値電圧の制御が難しくなるため、50nm程度が好ましい。また、半導体層膜厚を薄くしたことによってソース・ドレインなどのシート抵抗の増加が問題になる場合には、ソース・ドレインをシリサイド化すれば低抵抗化できる。

【0061】(液晶装置の全体構成)次に、実施形態に係る液晶装置の全体構成について、図6及び図7を参照して説明する。尚、図6は、トランジスタが形成された素子基板10を、そこに形成された他の構成要素と共に対向基板20の側から見た平面図であり、図7は、対向基板20を含めて示す図6のH-H'断面図である。

【0062】図6に示されるように、対向基板20には、シール材52の内側に並行して、第2遮光膜23と同一或いは異なる材料からなる額縁としての第3遮光膜53が設けられている。なお、第2遮光膜23は、対向基板20の側からの入射光が、画素トランジスタ30に侵入するのを防止したり、画素間の混色を防止したりするために、画素電極9aと対向する領域以外の領域に設けられたものである。

【0063】一方、素子基板10において、シール材52の外側の領域には、データ線駆動回路101及び外部回路接続端子102が素子基板10の一辺に沿って設けられており、走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画像表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線6aは画像表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線6aは前記画像表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線6aを櫛歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更に素子基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路104の間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、素子基板10と対向基板20との間で電気的導通をとるための上下導通材106が設けられている。そして、図7に示すように、シール材52とはほぼ同じ輪郭を持つ対向基板20が当該シール材52により素子基板10に固着されている。

【0064】このような液晶装置の素子基板10上には、更に、製造途中や出荷時の当該液晶装置の品質、欠

陥等を検査するための検査回路等が設けられ、データ線駆動回路101および走査線駆動回路104とともに周辺回路として形成されている。

【0065】また、データ線駆動回路101および走査線駆動回路104を素子基板10の上に設ける代わりに、例えばTAB(テープオートメイテッドボンディング基板)上に実装された駆動用LSIに、素子基板10の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。

【0066】また、対向基板20の投射光が入射する側及び素子基板10の出射光が出射する側には、各々、例えば、TN(ツイステッドネマティック)モード、STN(スーパーTN)モード、D-STN(デュアルスキャンSTN)モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光手段などが所定の方角で配置される。

【0067】以上説明した液晶装置は、例えばカラー液晶プロジェクタ(投射型表示装置)に適用する場合に、3枚の液晶装置がRGB用のライトバルブに各々用いられる。この場合、各パネルには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が各々入射された後、合成されて投射されることになる。従って、この場合には、対向基板20には、実施形態のようにカラーフィルタは設けられない。

【0068】ただし、実施形態における液晶装置を、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置として適用する場合には、画素電極9aと対向する領域であって、第2遮光膜23の形成されていない領域に、RGBのカラーフィルタをその保護膜と共に、対向基板20上に形成すれば良い。

【0069】一方、実施形態における液晶装置を、液晶プロジェクタのライトバルブに適用する場合、対向基板20上に1画素に1個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現できる。

【0070】(電子機器)次に、上記液晶装置を用いた電子機器の一例として、投射型表示装置の構成について、図8を参照して説明する。図8は、上述した液晶装置を3個用意し、夫々RGB用の液晶装置962R、962G及び962Bとして用いた投射型液晶装置1100の光学系の概略構成を示す図である。本例の投射型表示装置1100の光学系には、光源装置920と、均一照明光学系923が採用されている。そして、投射型表示装置1100は、この均一照明光学系923から出射

される光束Wを赤（R）、緑（G）、青（B）に分離する色分離光学系924と、各色光束R、G、Bをそれぞれ変調するライトバルブ925R、925G、925Bと、変調された後の色光束を再合成する色合成プリズム910と、合成された光束を投射面100の表面に拡大投射する投射手段としての投射レンズユニット906を備えている。また、青色光束Bに対応するライトバルブ925Bに導く導光系927をも備えている。

【0071】均一照明光学系923は、2つのレンズ板921、922と反射ミラー931を備えており、反射ミラー931を挟んで2つのレンズ板921、922が直交する状態に配置されている。均一照明光学系923の2つのレンズ板921、922は、それぞれマトリクス状に配置された複数の矩形レンズを備えている。光源装置920から出射された光束は、第1のレンズ板921の矩形レンズによって複数の部分光束に分割される。そして、これらの部分光束は、第2のレンズ板922の矩形レンズによって3つのライトバルブ925R、925G、925B付近で重畳される。従って、均一照明光学系923を用いることにより、光源装置920が出射光束の断面内で不均一な照度分布を有している場合でも、3つのライトバルブ925R、925G、925Bを均一な照明光で照明することが可能となる。

【0072】各色分離光学系924は、青緑反射ダイクロイックミラー941と、緑反射ダイクロイックミラー942と、反射ミラー943とから構成される。まず、青緑反射ダイクロイックミラー941において、光束Wに含まれている青色光束Bおよび緑色光束Gが直角に反射され、緑反射ダイクロイックミラー942の側に向かう。一方、赤色光束Rは、青緑反射ダイクロイックミラー941を通過して、後方の反射ミラー943で直角に反射されて、赤色光束Rの出射部944から色合成光学系の側に出射される。

【0073】次に、青緑反射ダイクロイックミラー941により反射された青色光束B、緑色光束Gのうち、緑色光束Gのみが、緑反射ダイクロイックミラー942において直角に反射されて、緑色光束Gの出射部945から色合成光学系の側に出射される。また、緑反射ダイクロイックミラー942を通過した青色光束Bは、青色光束Bの出射部946から導光系927の側に出射される。本例では、均一照明光学素子の光束Wの出射部から、色分離光学系924における各色光束の出射部944、945、946までの距離が互いにほぼ等しくなるように設定されている。

【0074】色分離光学系924による赤色光束Rの出射部944の出射側、および、緑色光束Gの出射部945の出射側には、それぞれ集光レンズ951、952が配置されている。したがって、各出射部から出射した赤色光束R、緑色光束Gは、これらの集光レンズ951、952にそれぞれ入射して平行化される。

【0075】このように平行化された赤色光束R、緑色光束Gは、ライトバルブ925R、925Gに入射して変調され、各色光に対応した画像情報が付加される。すなわち、これらの液晶装置は、図示しない駆動手段によって画像情報に応じてスイッチング制御されて、これにより、ここを通過する各色光の変調が行われる。

【0076】一方、青色光束Bは、導光系927を介して対応するライトバルブ925Bに導かれ、ここにおいて、同様に画像情報に応じて変調が施される。尚、本例のライトバルブ925R、925G、925Bは、それぞれさらに入射側偏光手段960R、960G、960Bと、出射側偏光手段961R、961G、961Bと、これらの間に配置された液晶装置962R、962G、962Bとからなるものである。

【0077】ところで、導光系927は、青色光束Bの出射部946の出射側に配置された集光レンズ954と、入射側反射ミラー971と、出射側反射ミラー972と、これらの反射ミラーの間に配置した中間レンズ973と、ライトバルブ925Bの手前側に配置した集光レンズ953とから構成されている。出射部946から出射された青色光束Bは、導光系927を介して液晶装置962Bに導かれて変調される。各色光束の光路長、すなわち、光束Wの出射部から各液晶装置962R、962G、962Bまでの距離は、青色光束Bが最も長くなり、したがって、青色光束の光量損失が最も多くなる。しかし、導光系927を介在させることにより、光量損失を抑制することができる。

【0078】各ライトバルブ925R、925G、925Bを通過して変調された各色光束R、G、Bは、色合成プリズム910に入射され、ここで合成される。そして、この色合成プリズム910によって合成された光が投射レンズユニット906を介して所定の位置にある投射面100の表面に拡大投射されるようになっている。

【0079】本例では、液晶装置962R、962G、962Bには、トランジスタの下側に遮光層が設けられているため、当該液晶装置962R、962G、962Bからの投射光に基づく液晶プロジェクタ内の投射光学系による反射光や、投射光が通過する際の素子基板の表面からの反射光、他の液晶装置から出射した後に投射光学系を突き抜けてくる投射光の一部等が、戻り光として素子基板の側から入射しても、画素トランジスタのチャネルに対する遮光を十分に行うことができる。

【0080】このため、小型化に適した色合成プリズム910を用いても、各液晶装置962R、962G、962Bと当該色合成プリズム910との間において、戻り光防止用のフィルムを別途配置したり、偏光手段に戻り光防止処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【0081】また、本例では、戻り光によるトランジスタのチャネル領域への影響を抑えることができるため、

液晶装置に直接戻り光防止処理を施した偏光手段 961R、961G、961B を貼り付けなくてもよい。そこで、図 9 に示されるように、偏光手段を液晶装置から離して形成、より具体的には、一方の偏光手段 961R、961G、961B は色合成プリズム 910 に貼り付け、他方の偏光手段 960R、960G、960B は集光レンズ 951、952、953 に貼り付けることが可能である。このように、偏光手段を色合成プリズム 910 あるいは集光レンズ 951、952、953 に貼り付けると、偏光手段の熱が、色合成プリズム 910 あるいは集光レンズ 951、952、953 に吸収されるため、液晶装置の温度上昇を抑制して、その誤動作を未然に防止することができる。

【0082】また、図示を省略するが、液晶装置と偏光手段とを離間形成することにより、液晶装置と偏光手段との間には空気層ができる。ここに、冷却手段を設け、液晶装置と偏光手段との間に冷風等の送風を送り込むことにより、液晶装置の温度上昇をさらに抑制して、液晶装置の温度上昇による誤動作を、より確実に防止することが可能となる。

【0083】なお、上述した説明にあつては、電気光学装置を、液晶装置として説明したが、これに限るものではなく、プラズマディスプレイ等の種々の電気光学装置にも本発明は適用可能である。

【0084】(有機 E L 装置の構成) 図 9 は本発明の一実施形態に係る電気光学装置としての有機 E L (エレクトロルミネッセンス) 装置のうち、発光部の断面の一例を示す図である。

【0085】本発明の第一及び第二の実施形態により製造された基板 201 の表面に、通常の半導体プロセスにより、トランジスタ 301、トランジスタ 301 に接続された電極を形成する。ここでトランジスタ 301 は、ソース領域が電源電位 302 に固定される際には P 型トランジスタが望ましく、ソース領域が接地電位 303 に固定される際には N 型トランジスタが望ましい。また、電極は P 型トランジスタの際には ITO (Indium Tin Oxide) や IZO (In-Zn-O) などの透明電極を陽極とすることが望ましく、N 型トランジスタの際には Mg-Ag 合金や Li-Al 合金などの金属を陰極とすることが望ましい。

【0086】上記構成の基板 201 表面に、陽極 304、例えばジアミン誘導体であるホール輸送層 305、例えばアルミ錯体である電子輸送性発光層 306、陰極

307 の順に積層構造を構成する。各層は蒸着法、スピンコート法、インクジェット法等により形成でき、また、基板 201 全面に成膜する場合や特定の画素毎に作り分ける場合などの場合がある。

【0087】このようにして構成した有機 E L 素子はトランジスタの閾値のばらつきが小さいため、階調表示の面内の均一性が高いなどの優れた特性を実現できる。

【0088】

【発明の効果】以上説明してきたように本発明によれば、熱酸化時に S O I 基板表面に形成される O S F を少なくすることができ、信頼性の高いトランジスタを作製できる。また、このような信頼性の高いトランジスタを用いた電気光学装置においても、信頼性の高い装置を提供することが可能となる。

【0089】

【図面の簡単な説明】

【図 1】 本発明の実施形態に係る液晶装置のうち、画像形成領域の構成を示す等価回路である。

【図 2】 本発明の第一の実施形態に係る電気光学装置用基板を示す断面図である。

【図 3】 本発明の第二の実施形態に係る電気光学装置用基板を示す断面図である。

【図 4】 本発明の第一の実施形態に係る電気光学装置用基板の製造方法を示した模式図である。

【図 5】 本発明の第二の実施形態に係る電気光学装置用基板の製造方法を示した模式図である。

【図 6】 本発明の実施形態に係る液晶装置の構成を示す平面図である。

【図 7】 図 7 の H-H' 断面図である。

【図 8】 同液晶装置を用いた電子機器の一例である投射型表示装置の構成を示す平面図である。

【図 9】 本発明の実施形態に係る有機 E L 装置の構成を示す断面図である。

【符号の説明】

10…素子基板

20…対向基板

52…シール材

53…額縁

100…液晶装置

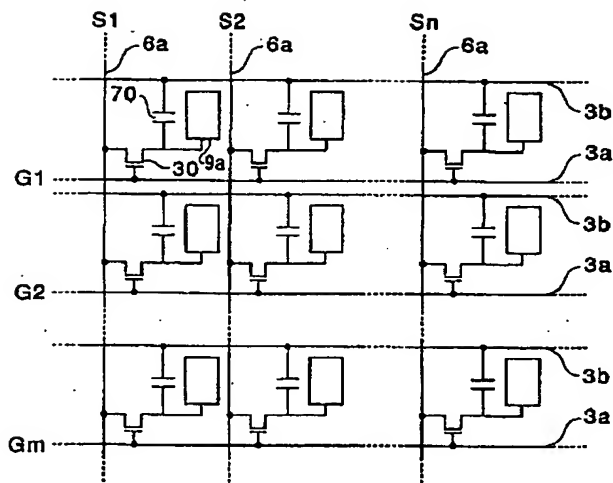
101…データ線駆動回路

102…外部回路接続端子

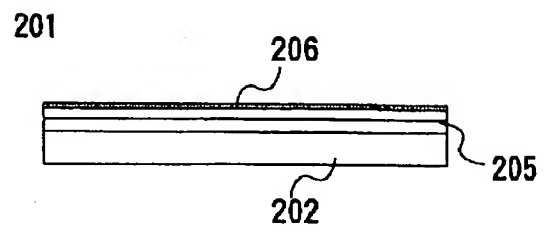
104…走査線駆動回路

106…上下導通材

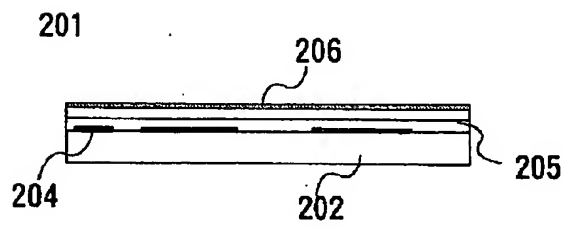
【図 1】



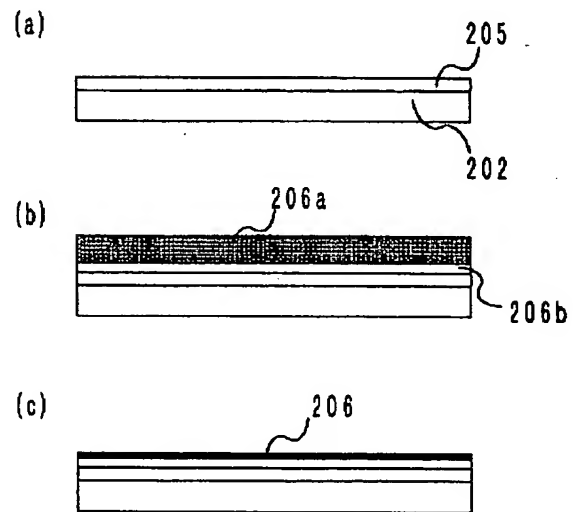
【図 2】



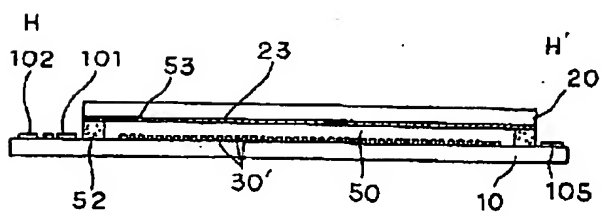
【図 3】



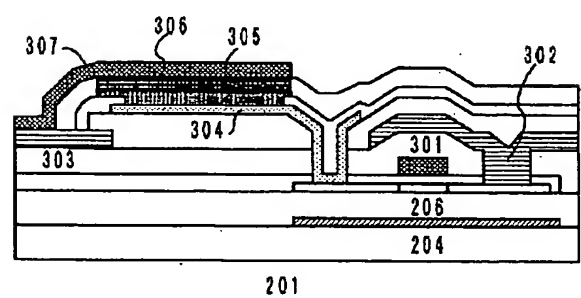
【図 4】



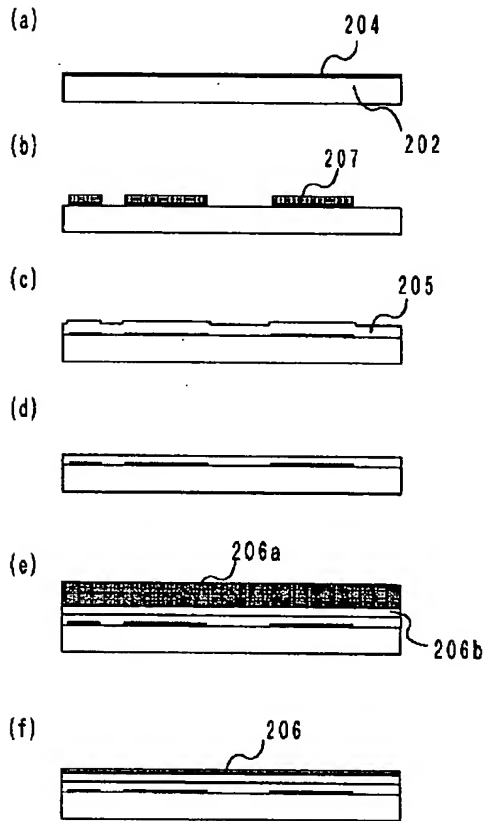
【図 7】



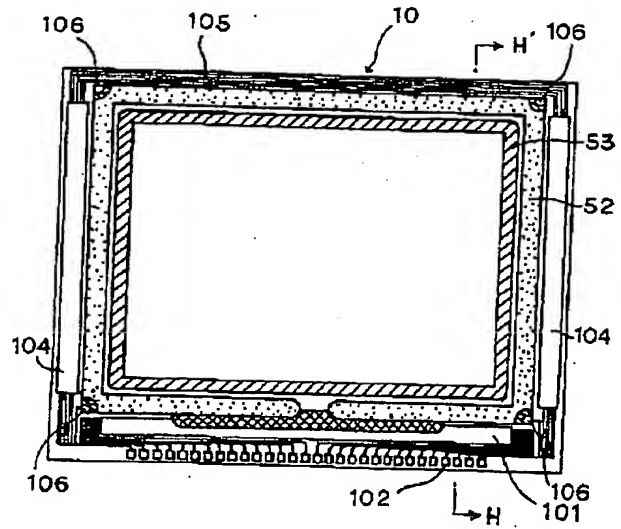
【図 9】



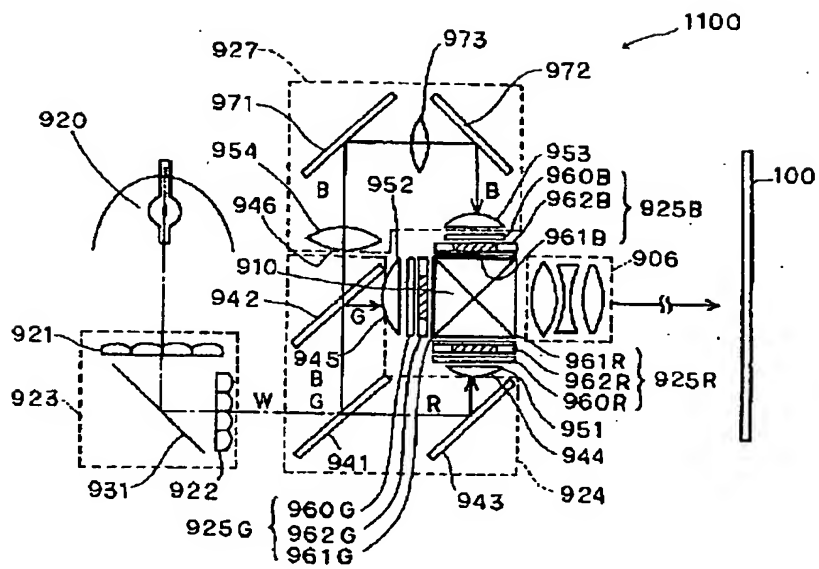
【図5】



【図6】



【図8】



フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

タームコード(参考)

H O 1 L 21/336

H O 1 L 29/78

6 1 9 B

6 2 7 D

F ターム(参考) 2H092 JA23 JB51 JB56 KA03 NA25
NA26 NA29 PA08 PA09 PA13
5C094 AA31 BA03 BA29 BA31 BA43
DA15 EB05 ED15
5F110 BB01 CC02 DD03 DD05 DD12
DD13 DD14 FF02 FF23 GG02
GG12 GG17 GG25 NN45 NN46
NN53 NN54 NN55 QQ16 QQ19